

Fondamenti di Informatica (Elettronici)

Alberto Paoluzzi – Lezione 4

October 8, 2020

- 1 Architettura del calcolatore
- 2 Memorie
- 3 Bus
- 4 Unit di elaborazione
- 5 Interfacce
- 6 Periferiche
- 7 Estensioni alla architettura di Von Neumann

Section 1

Architettura del calcolatore

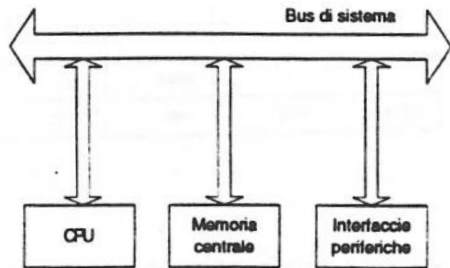
Architettura di Von Neumann

Gli elaboratori costruiti secondo l'**architettura di Von Neumann** contengono quattro **elementi funzionali** fondamentali:

Architettura di Von Neumann

Gli elaboratori costruiti secondo l'**architettura di Von Neumann** contengono quattro **elementi funzionali** fondamentali:

- la **unit di elaborazione (CPU)**

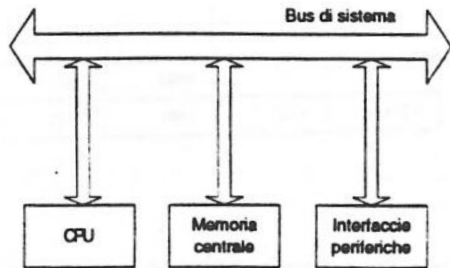


Architettura della **macchina di Von Neumann**

Architettura di Von Neumann

Gli elaboratori costruiti secondo l'**architettura di Von Neumann** contengono quattro **elementi funzionali** fondamentali:

- la **unit di elaborazione (CPU)**
- la **memoria**

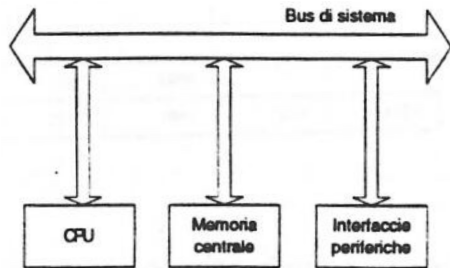


Architettura della **macchina di Von Neumann**

Architettura di Von Neumann

Gli elaboratori costruiti secondo l'**architettura di Von Neumann** contengono quattro **elementi funzionali** fondamentali:

- la **unit di elaborazione (CPU)**
- la **memoria**
- il **bus di sistema**

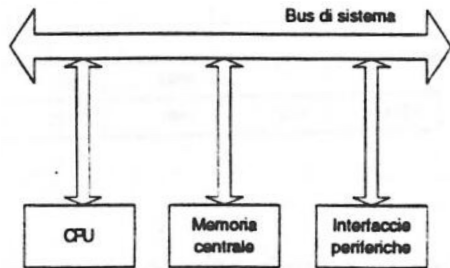


Architettura della **macchina di Von Neumann**

Architettura di Von Neumann

Gli elaboratori costruiti secondo l'**architettura di Von Neumann** contengono quattro **elementi funzionali** fondamentali:

- la **unit di elaborazione (CPU)**
- la **memoria**
- il **bus di sistema**
- le **periferiche**



Architettura della **macchina di Von Neumann**

Architettura

Unit di elaborazione (CPU) contiene circuiti elettronici in grado di acquisire, interpretare e eseguire istruzioni dei programmi.

Architettura

Unit di elaborazione (CPU) contiene circuiti elettronici in grado di acquisire, interpretare e eseguire istruzioni dei programmi.

Memoria RAM (Random Access Memory) organizzata in celle. Contiene dati e istruzioni.

Architettura

Unit di elaborazione (CPU) contiene circuiti elettronici in grado di acquisire, interpretare e eseguire istruzioni dei programmi.

Memoria RAM (Random Access Memory) organizzata in celle. Contiene dati e istruzioni.

Bus di sistema opera il collegamento e consente lo scambio di dati, indirizzi e comandi tra i vari elementi funzionali.

Architettura

Unit di elaborazione (CPU) contiene **circuiti elettronici** in grado di acquisire, interpretare e **eseguire istruzioni** dei programmi.

Memoria RAM (Random Access Memory) organizzata in **celle**. Contiene **dati** e **istruzioni**.

Bus di sistema opera il **collegamento** e consente lo **scambio** di **dati**, **indirizzi** e **comandi** tra i vari elementi funzionali.

Periferiche Consentono lo **scambio di informazioni** con l'**esterno**. Si distinguono in **periferiche di ingresso** e di **uscita**.

Section 2

Memorie

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

- E' organizzata in **celle singolarmente indirizzabili**

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

- E' organizzata in **celle singolarmente indirizzabili**
- Ogni **cella** contiene una **parola (word)** di **informazione**

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

- E' organizzata in **celle singolarmente indirizzabili**
- Ogni **cella** contiene una **parola (word)** di **informazione**
- Le **parole di memoria** contengono **16, 32, oppure 64 bit**, ovvero **2, 4, 8 byte**

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

- E' organizzata in **celle singolarmente indirizzabili**
- Ogni **cella** contiene una **parola (word)** di **informazione**
- Le **parole di memoria** contengono **16, 32, oppure 64 bit**, ovvero **2, 4, 8 byte**
- Le **istruzioni** hanno tutte una **lunghezza multipla** della **parola**

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

- E' organizzata in **celle singolarmente indirizzabili**
- Ogni **cella** contiene una **parola (word)** di **informazione**
- Le **parole di memoria** contengono **16, 32, oppure 64 bit**, ovvero **2, 4, 8 byte**
- Le **istruzioni** hanno tutte una **lunghezza multipla** della **parola**
- Tecnicamente le **memorie** sono realizzate **come array (tabelle)** di **semiconduttori** implementate con **circuiti VLSI**.

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

- E' organizzata in **celle singolarmente indirizzabili**
- Ogni **cella** contiene una **parola (word)** di **informazione**
- Le **parole di memoria** contengono **16, 32, oppure 64 bit**, ovvero **2, 4, 8 byte**
- Le **istruzioni** hanno tutte una **lunghezza multipla** della **parola**
- Tecnicamente le **memorie** sono realizzate **come array (tabelle)** di **semiconduttori** implementate con **circuiti VLSI**.
- Si possono immaginare come **organizzate** per **righe** e **colonne** di parole.

Memoria centrale

La **memoria centrale** contiene **dati** e **istruzioni** dei programmi

- E' organizzata in **celle singolarmente indirizzabili**
- Ogni **cella** contiene una **parola (word)** di **informazione**
- Le **parole di memoria** contengono **16, 32, oppure 64 bit**, ovvero **2, 4, 8 byte**
- Le **istruzioni** hanno tutte una **lunghezza multipla** della **parola**
- Tecnicamente le **memorie** sono realizzate **come array (tabelle)** di **semiconduttori** implementate con **circuiti VLSI**.
- Si possono immaginare come **organizzate** per **righe** e **colonne** di parole.
- Ogni parola **singolarmente accessibile** attraverso il suo **indirizzo**. Si parla pertanto di **memorie RAM (Random Access Memory)**

Memoria centrale

Indirizzi di memoria

Le **celle di memoria** sono univocamente associate a **numeri naturali**, che le caratterizzano

0000	0001	0010	0011	0100
0101	0110	0111	1000	1001
		1000	1001	1010
1011	1100	1101	1110	1111

In **ogni cella** pu essere contenuta una **istruzione** o un **dato**

Memoria centrale

Accesso alla memoria

L'**accesso** (in **lettura** o **scrittura**) alla memoria avviene tramite il **registro indirizzi** e il **registro dati**

Memoria centrale

Accesso alla memoria

L'**accesso** (in **lettura** o **scrittura**) alla memoria avviene tramite il **registro indirizzi** e il **registro dati**

se il **registro indirizzi** (RI) contiene h bit, la memoria pu contenere 2^h **celle distinte**

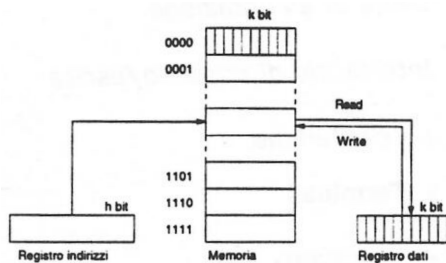
Memoria centrale

Accesso alla memoria

L'**accesso** (in **lettura** o **scrittura**) alla memoria avviene tramite il **registro indirizzi** e il **registro dati**

se il **registro indirizzi** (RI) contiene h bit, la memoria pu contenere 2^h celle distinte

se k it numero di **bit** delle **celle di memoria**, anche il **registro dati** (RD) **conterr** k bit



L'**accesso** in **lettura** (**read**) e **scrittura** (**write**) avviene nella cella di memoria il cui **indirizzo** caricato sul **RI**

Vi sono **molte classi di registri**. **Registri di dati**: sono usati per memorizzare numeri interi. Nelle CPU pi semplici o pi vecchie, uno **speciale registro per i dati** l'**accumulatore**, usato per **calcoli aritmetici**. **Registri di indirizzo**: sono usati per memorizzare gli **indirizzi** e per **accedere alla memoria**.

Tipi di memorie

Si distinguono **vari tipi di memorie**:

Memorie cache (di I, II, e III livello), realizzate con circuiti ad **altissima velocità di accesso**, per contenere le istruzioni e i dati di accesso **più frequente**

Tipi di memorie

Si distinguono **vari tipi di memorie**:

Memorie cache (di I, II, e III livello), realizzate con circuiti ad **altissima velocità di accesso**, per contenere le istruzioni e i dati di accesso **più frequente**

Memorie RAM (Random Access Memory) **memoria volatile**, realizzate con tecnologie a semiconduttori, per contenere **dati** e **programmi**

Tipi di memorie

Si distinguono **vari tipi di memorie**:

Memorie cache (di I, II, e III livello), realizzate con circuiti ad **altissima velocità di accesso**, per contenere le istruzioni e i dati di accesso **più frequente**

Memorie RAM (Random Access Memory) **memoria volatile**, realizzate con tecnologie a semiconduttori, per contenere **dati** e **programmi**

Memorie ROM (Read Only Memory) **non volatili** e **non riscrivibili**, contenenti (micro)programmi definiti dal costruttore (**firmware**)

Tipi di memorie

Si distinguono **vari tipi di memorie**:

Memorie cache (di I, II, e III livello), realizzate con circuiti ad **altissima velocità di accesso**, per contenere le istruzioni e i dati di accesso **più frequente**

Memorie RAM (Random Access Memory) **memoria volatile**, realizzate con tecnologie a semiconduttori, per contenere **dati** e **programmi**

Memorie ROM (Read Only Memory) **non volatili** e **non riscrivibili**, contenenti (micro)programmi definiti dal costruttore (**firmware**)

Memorie EROM (Erasable ROM), **PROM** (Programmable ROM), **EPROM** (Erasable Programmable ROM) e **EEPROM** (Electrically Erasable Programmable ROM) sono **vari tipi di memorie non volatili** utilizzate per **scopi speciali**

Tipi di memorie

Si distinguono **vari tipi di memorie**:

Memorie cache (di I, II, e III livello), realizzate con circuiti ad **altissima velocità di accesso**, per contenere le istruzioni e i dati di accesso **più frequente**

Memorie RAM (Random Access Memory) **memoria volatile**, realizzate con tecnologie a semiconduttori, per contenere **dati** e **programmi**

Memorie ROM (Read Only Memory) **non volatili** e **non riscrivibili**, contenenti (micro)programmi definiti dal costruttore (**firmware**)

Memorie EROM (Erasable ROM), **PROM** (Programmable ROM), **EPROM** (Erasable PROM) e **EEPROM** (Electrically Erasable PROM) sono **vari tipi di memorie non volatili** utilizzate per **scopi speciali**

Memorie di massa (su **dischi di varia dimensione**) **non volatili**, realizzate con **varie tecnologie** (dischi a supporto magnetici, **CD-ROM**, **CD-RW** riscrivibili)

Pagine di memoria

Inoltre:

Memoria tampone (buffer) Memoria per la registrazione temporanea di dati tra due unite asincrone ad es. si usa per registrare blocchi di caratteri immessi da tastiera, o blocchi di caratteri da inviare alla stampante

I **trasferimenti di pagine** sono **automatici** e ad **alta velocità**, per cui il programmatore ha l'illusione di disporre di una quantità di **memoria maggiore di quella fisica**.

Pagine di memoria

Inoltre:

Memoria tampone (buffer) Memoria per la registrazione temporanea di dati tra due unite asincrone ad es. si usa per registrare blocchi di caratteri immessi da tastiera, o blocchi di caratteri da inviare alla stampante

Memoria virtuale tecnica di **gestione della memoria** mediante la quale **solo una parte** delle pagine appartenenti allo **spazio indirizzi** di un **processo** contenuta in **memoria centrale**, mentre le **rimanenti pagine** sono contenute su **disco**.

I **trasferimenti di pagine** sono **automatici** e ad **alta velocità**, per cui il programmatore ha l'illusione di disporre di una quantità di **memoria maggiore di quella fisica**.

Pagine di memoria

Inoltre:

Memoria tampone (buffer) Memoria per la registrazione temporanea di dati tra due unite asincrone ad es. si usa per registrare blocchi di caratteri immessi da tastiera, o blocchi di caratteri da inviare alla stampante

Memoria virtuale tecnica di **gestione della memoria** mediante la quale **solo una parte** delle pagine appartenenti allo **spazio indirizzi** di un **processo** contenuta in **memoria centrale**, mentre le **rimanenti pagine** sono contenute su **disco**.

I **trasferimenti di pagine** sono **automatici** e ad **alta velocità**, per cui il programmatore ha l'illusione di disporre di una quantità di **memoria maggiore di quella fisica**.

MMU (Memory Management Unit) **Unit hardware** che (1) trasforma l'indirizzo virtuale in indirizzo fisico e (2) protegge le aree di memoria non occupate dal programma correntemente attivo.

Section 3

Bus

Bus di sistema

Canale di comunicazione su cui viaggiano dati, indirizzi, segnali di controllo (comandi).

Collega l'unità di calcolo con la memoria e le interfacce (pi o meno intelligenti) delle unit periferiche (inclusi i dischi)

Il bus di sistema * gestito dalla CPU, normalmente con un protocollo (insieme di regole di dialogo) master/slave. E' la CPU a selezionare l'interconnessione* da attivare e a indicare l'operazione da compiere

- I trasferimenti possono essere mono o bi-direzionali

Bus di sistema

Canale di comunicazione su cui viaggiano dati, indirizzi, segnali di controllo (comandi).

Collega l'unità di calcolo con la memoria e le interfacce (pi o meno intelligenti) delle unit periferiche (inclusi i dischi)

Il bus di sistema * gestito dalla CPU, normalmente con un protocollo (insieme di regole di dialogo) master/slave. E' la CPU a selezionare l'interconnessione* da attivare e a indicare l'operazione da compiere

- I trasferimenti possono essere mono o bi-direzionali
- Le operazioni sono tempificate dal clock di sistema

Bus di sistema

Canale di comunicazione su cui viaggiano dati, indirizzi, segnali di controllo (comandi).

Collega l'unità di calcolo con la memoria e le interfacce (pi o meno intelligenti) delle unit periferiche (inclusi i dischi)

Il bus di sistema * gestito dalla CPU, normalmente con un protocollo (insieme di regole di dialogo) master/slave. E' la CPU a selezionare l'interconnessione* da attivare e a indicare l'operazione da compiere

- I trasferimenti possono essere mono o bi-direzionali
- Le operazioni sono tempificate dal clock di sistema

Bus di sistema

Canale di comunicazione su cui viaggiano dati, indirizzi, segnali di controllo (comandi).

Collega l'unità di calcolo con la memoria e le interfacce (pi o meno intelligenti) delle unit periferiche (inclusi i dischi)

Il bus di sistema * gestito dalla CPU, normalmente con un protocollo (insieme di regole di dialogo) master/slave. E' la CPU a selezionare l'interconnessione* da attivare e a indicare l'operazione da compiere

- I trasferimenti possono essere mono o bi-direzionali
- Le operazioni sono tempificate dal clock di sistema

Il tipo di bus definisce la scelta architettonica pi importante nella progettazione di un PC (che oggi consiste nell'assemblaggio di componenti standardizzati)

Section 4

Unit di elaborazione

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**
 - Registro **dati** (RD) e registro **indirizzi** (RI)

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**

- Registro **dati** (RD) e registro **indirizzi** (RI)
- Registro **istruzione corrente** (RIC)

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**

- Registro **dati** (RD) e registro **indirizzi** (RI)
- Registro **istruzione corrente** (RIC)
- Contatore di programma (PC, **program counter**)

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**

- Registro **dati** (RD) e registro **indirizzi** (RI)
- Registro **istruzione corrente** (RIC)
- Contatore di programma (PC, **program counter**)
- Registro **interruzioni**

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**

- Registro **dati** (RD) e registro **indirizzi** (RI)
- Registro **istruzione corrente** (RIC)
- Contatore di programma (PC, **program counter**)
- Registro **interruzioni**
- Registri per **operandi** e **risultato** delle op.aritm/logiche

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**

- Registro **dati** (RD) e registro **indirizzi** (RI)
- Registro **istruzione corrente** (RIC)
- Contatore di programma (PC, **program counter**)
- Registro **interruzioni**
- Registri per **operandi** e **risultato** delle op.aritm/logiche

- **Unita aritmetico-logica (ALU)**

contiene **circuiti dedicati** alla esecuzione delle pi comuni operazioni (**somma**, **sottrazione**, **prodotto**, **divisione**, **complementazione**, **confronto**, etc.)

Unit di elaborazione

L'**unit centrale di calcolo** o **CPU** è un insieme di **circuiti elettronici** dedicati a **indirizzare la memoria**, a **calcolare** funzioni aritmetico-logiche e a **temporizzare** e **coordinare** le operazioni

- **Registri**

- Registro **dati** (RD) e registro **indirizzi** (RI)
- Registro **istruzione corrente** (RIC)
- Contatore di programma (PC, **program counter**)
- Registro **interruzioni**
- Registri per **operandi** e **risultato** delle op.aritm/logiche

- **Unita aritmetico-logica (ALU)**

contiene **circuiti dedicati** alla esecuzione delle pi comuni operazioni (**somma**, **sottrazione**, **prodotto**, **divisione**, **complementazione**, **confronto**, etc.)

- **Clock di sistema**

misura i **quanti di tempo** necessari a **sincronizzare** lo svolgimento delle **operazioni**

Clock di sistema

Le **operazioni di trasferimento** (di **dati**, **indirizzi** e **istruzioni**) tra registri e tra registri e la memoria, di trasferimento sul bus, di interpretazione ed esecuzione delle istruzioni, **sono tempificate** dalla scansione di un **clock di sistema**.

Questo può essere definito come:

segnale di sincronizzazione e temporizzazione che determina la cadenza delle operazioni di una generica **macchina sincrona** (**macchina sequenziale** il cui **funzionamento** controllato da un **orologio**),

La **frequenza di clock** si misura in KHz e MHz (**KiloHertz** e **MegaHertz**) ovvero in **migliaia e milioni** di cicli (**oscillazioni**) al secondo.

Section 5

Interfacce

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi**, nastri **DAT**

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi**, nastri DAT
- **scanner**, plotter

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi**, nastri DAT
- **scanner**, plotter
- **sensori** e **attuatori di robot**, etc.

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi**, nastri DAT
- **scanner**, plotter
- **sensori** e **attuatori di robot**, etc.

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi**, nastri DAT
- **scanner**, plotter
- **sensori** e **attuatori di robot**, etc.

Le interfacce **contengono** in genere:

- **registro dati**, per scambiare **informazioni** con la periferica;

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi, nastri DAT**
- **scanner, plotter**
- **sensori** e **attuatori di robot**, etc.

Le interfacce **contengono** in genere:

- **registro dati**, per scambiare **informazioni** con la periferica;
- **registro comando**, che contiene il **comando** che la periferica dovr eseguire;

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi, nastri DAT**
- **scanner, plotter**
- **sensori** e **attuatori di robot**, etc.

Le interfacce **contengono** in genere:

- **registro dati**, per scambiare **informazioni** con la periferica;
- **registro comando**, che contiene il **comando** che la periferica dovr eseguire;
- **registro di stato**, che consente di rilevare **informazioni sullo stato** (eventualmente di malfunzionamento) **della periferica**.

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi**, nastri DAT
- **scanner**, plotter
- **sensori** e **attuatori di robot**, etc.

Le interfacce **contengono** in genere:

- **registro dati**, per scambiare **informazioni** con la periferica;
- **registro comando**, che contiene il **comando** che la periferica dovr eseguire;
- **registro di stato**, che consente di rilevare **informazioni sullo stato** (eventualmente di malfunzionamento) **della periferica**.

Interfacce di ingresso/uscita

Una **interfaccia** contiene **registri** (**appositi circuiti**) per inviare **comandi**, scambiare **dati** e **controllare il funzionamento** della periferica

Le **interfacce** sono **diverse** a seconda del **tipo di periferica**:

- **terminali**, monitor
- **stampanti**
- **dischi**, nastri DAT
- **scanner**, plotter
- **sensori** e **attuatori di robot**, etc.

Le interfacce **contengono** in genere:

- **registro dati**, per scambiare **informazioni** con la periferica;
- **registro comando**, che contiene il **comando** che la periferica dovr eseguire;
- **registro di stato**, che consente di rilevare **informazioni sullo stato** (eventualmente di malfunzionamento) **della periferica**.

Il **software di controllo** della **interfaccia di una periferica** si chiama **driver**.

Interfacce intelligenti

Alcune interfacce consentono il collegamento di dispositivi diversi, controllati attraverso un protocollo (regole di dialogo) standardizzato. Ad esempio:

- **Interfacce SCSI** (Small Computer Standard Interface) consentono il collegamento di una catena di 7 periferiche caratterizzate da un diverso indirizzo SCSI

Interfacce intelligenti

Alcune interfacce consentono il collegamento di dispositivi diversi, controllati attraverso un protocollo (regole di dialogo) standardizzato. Ad esempio:

- **Interfacce SCSI** (Small Computer Standard Interface)
consentono il collegamento di una catena di 7 periferiche caratterizzate da un diverso indirizzo SCSI
- **Interfacce di rete** (Ethernet, Appletalk, Novell, TokenRing, etc.)
consentono il collegamento a una rete locale

Interfacce intelligenti

Alcune interfacce consentono il collegamento di dispositivi diversi, controllati attraverso un protocollo (regole di dialogo) standardizzato. Ad esempio:

- **Interfacce SCSI** (Small Computer Standard Interface)
consentono il collegamento di una catena di 7 periferiche caratterizzate da un diverso indirizzo SCSI
- **Interfacce di rete** (Ethernet, Appletalk, Novell, TokenRing, etc.)
consentono il collegamento a una rete locale

Interfacce intelligenti

Alcune interfacce consentono il collegamento di dispositivi diversi, controllati attraverso un protocollo (regole di dialogo) standardizzato. Ad esempio:

- **Interfacce SCSI** (Small Computer Standard Interface)
consentono il collegamento di una catena di 7 periferiche caratterizzate da un diverso indirizzo SCSI
- **Interfacce di rete** (Ethernet, Appletalk, Novell, TokenRing, etc.)
consentono il collegamento a una rete locale

Spesso le interfacce contengono una **unit di calcolo**, con funzioni di **controllore dedicato** alla **gestione del protocollo** relativo all'interfaccia. Si parla in tal caso di **interfacce intelligenti**.

Le interfacce intelligenti **scaricano la CPU** da **compiti di basso livello**, aumentando notevolmente l'efficienza del sistema di calcolo.

Section 6

Periferiche

Periferiche – terminali

Contengono:

- **tastiera** (**keyboard**) utilizzata per **acquisire** dati di **ingresso** e **comandi** dall'utente

Periferiche – terminali

Contengono:

- **tastiera** (**keyboard**) utilizzata per **acquisire** dati di **ingresso** e **comandi** dall'utente
- **schermo** (**display**) utilizzato per **comunicare** dati **di uscita**

Periferiche – terminali

Contengono:

- **tastiera** (**keyboard**) utilizzata per **acquisire** dati di **ingresso** e **comandi** dall'utente
- **schermo** (**display**) utilizzato per **comunicare** dati **di uscita**

Periferiche – terminali

Contengono:

- **tastiera** (**keyboard**) utilizzata per **acquisire** dati di **ingresso** e **comandi** dall'utente
- **schermo** (**display**) utilizzato per **comunicare** dati di **uscita**

spesso **l'interazione è potenziata** da una **interfaccia grafica** basata su **puntatore** (**mouse**), **echo del cursore** e uso di più **display virtuali** contemporanei, detti **finestre** (**window**).

Il **terminale** può operare:

- in **modo teletype**, dove ogni carattere immesso è immediatamente trasmesso al sistema di calcolo

Periferiche – terminali

Contengono:

- **tastiera** (**keyboard**) utilizzata per **acquisire** dati di **ingresso** e **comandi** dall'utente
- **schermo** (**display**) utilizzato per **comunicare** dati di **uscita**

spesso **l'interazione è potenziata** da una **interfaccia grafica** basata su **puntatore** (**mouse**), **echo del cursore** e uso di più **display virtuali** contemporanei, detti **finestre** (**window**).

Il **terminale** può operare:

- in **modo teletype**, dove ogni carattere immesso è immediatamente trasmesso al sistema di calcolo
- in **modo a blocchi**, dove i caratteri sono temporaneamente memorizzati su una **memoria tampone** (**buffer**) locale, e trasmessi soltanto a fine riga.

Periferiche – stampanti

Si usano per **stampare dati** (spesso i risultati del calcolo) su **supporti cartacei**.

Si distinguono:

- **stampanti ad aghi** (antiquate)

Periferiche – stampanti

Si usano per **stampare dati** (spesso i risultati del calcolo) su **supporti cartacei**.

Si distinguono:

- **stampanti ad aghi** (antiquate)
- stampanti a **getto d'inchiostro** (anche a colori)

Periferiche – stampanti

Si usano per **stampare dati** (spesso i risultati del calcolo) su **supporti cartacei**.

Si distinguono:

- **stampanti ad aghi** (antiquate)
- stampanti a **getto d'inchiostro** (anche a colori)
- stampanti **laser** (molto varie per costi e prestazioni)

Periferiche – stampanti

Si usano per **stampare dati** (spesso i risultati del calcolo) su **supporti cartacei**.

Si distinguono:

- **stampanti ad aghi** (antiquate)
- stampanti a **getto d'inchiostro** (anche a colori)
- stampanti **laser** (molto varie per costi e prestazioni)

Periferiche – stampanti

Si usano per **stampare dati** (spesso i risultati del calcolo) su **supporti cartacei**.

Si distinguono:

- **stampanti ad aghi** (antiquate)
- stampanti a **getto d'inchiostro** (anche a colori)
- stampanti **laser** (molto varie per costi e prestazioni)

Sono caratterizzate da:

- **velocità di stampa**, in **byte/sec** (stampanti ad aghi) o **pag/min** (inkjet o laser)

Periferiche – stampanti

Si usano per **stampare dati** (spesso i risultati del calcolo) su **supporti cartacei**.

Si distinguono:

- **stampanti ad aghi** (antiquate)
- stampanti a **getto d'inchiostro** (anche a colori)
- stampanti **laser** (molto varie per costi e prestazioni)

Sono caratterizzate da:

- **velocità di stampa**, in **byte/sec** (stampanti ad aghi) o **pag/min** (inkjet o laser)
- **risoluzione**, in dots/inch (200 ... 600)

Periferiche – stampanti

Si usano per **stampare dati** (spesso i risultati del calcolo) su **supporti cartacei**.

Si distinguono:

- **stampanti ad aghi** (antiquate)
- stampanti a **getto d'inchiostro** (anche a colori)
- stampanti **laser** (molto varie per costi e prestazioni)

Sono caratterizzate da:

- **velocità di stampa**, in **byte/sec** (stampanti ad aghi) o **pag/min** (inkjet o laser)
- **risoluzione**, in dots/inch (200 ... 600)
- **capacità grafica** (oggi presente su ogni stampante)

Section 7

Estensioni alla architettura di Von Neumann

Estensioni alla architettura di Von Neumann

Massimo **inconveniente** della **architettura di Von Neumann** la **stretta sequenzialità delle operazioni**, che produce un “collo di bottiglia” (Backus, 1977).

Pertanto sono stati introdotti vari tipi di parallelismo, attraverso:

- uso di **processori dedicati** (**coprocessori**) per compiti ad **alta intensità di calcolo**. Es: co-processori **matematici**, co-processori **grafici**;

Estensioni alla architettura di Von Neumann

Massimo **inconveniente** della **architettura di Von Neumann** la **stretta sequenzialità delle operazioni**, che produce un “collo di bottiglia” (Backus, 1977).

Pertanto sono stati introdotti vari tipi di parallelismo, attraverso:

- uso di **processori dedicati** (**coprocessori**) per compiti ad **alta intensità di calcolo**. Es: co-processor **matematici**, co-processor **grafici**;
- **esecuzione parallela** delle varie **fasi di una istruzione**.
Si parla di **pipelining** delle fasi di esecuzione di una istruzione (**caricamento** registro **indirizzi**, **fetch**, **decodifica**, **esecuzione**)

Estensioni alla architettura di Von Neumann

Massimo **inconveniente** della **architettura di Von Neumann** la **stretta sequenzialità delle operazioni**, che produce un “collo di bottiglia” (Backus, 1977).

Pertanto sono stati introdotti vari tipi di parallelismo, attraverso:

- uso di **processori dedicati** (**coprocessori**) per compiti ad **alta intensità di calcolo**. Es: co-processor **matematici**, co-processor **grafici**;
- **esecuzione parallela** delle varie **fasi di una istruzione**. Si parla di **pipelining** delle fasi di esecuzione di una istruzione (**caricamento** registro **indirizzi**, **fetch**, **decodifica**, **esecuzione**)
- **gerarchie di memorie** di **costo** e **velocità crescenti** (memorie **cache**)

Estensioni alla architettura di Von Neumann

Massimo **inconveniente** della **architettura di Von Neumann** la **stretta sequenzialità delle operazioni**, che produce un “collo di bottiglia” (Backus, 1977).

Pertanto sono stati introdotti vari tipi di parallelismo, attraverso:

- uso di **processori dedicati** (**coprocessori**) per compiti ad **alta intensità di calcolo**. Es: co-processor **matematici**, co-processor **grafici**;
- **esecuzione parallela** delle varie **fasi di una istruzione**. Si parla di **pipelining** delle fasi di esecuzione di una istruzione (**caricamento** registro **indirizzi**, **fetch**, **decodifica**, **esecuzione**)
- **gerarchie di memorie** di **costo** e **velocità crescenti** (memorie **cache**)
- **processori dedicati** ad es. **canali di ingresso/uscita** per il trasferimento di grandi quantità di dati tra **memoria di massa** e **memoria** centrale;

Estensioni alla architettura di Von Neumann

Massimo **inconveniente** della **architettura di Von Neumann** la **stretta sequenzialità delle operazioni**, che produce un “collo di bottiglia” (Backus, 1977).

Pertanto sono stati introdotti vari tipi di parallelismo, attraverso:

- uso di **processori dedicati** (**coprocessori**) per compiti ad **alta intensità di calcolo**. Es: co-processor **matematici**, co-processor **grafici**;
- **esecuzione parallela** delle varie **fasi di una istruzione**. Si parla di **pipelining** delle fasi di esecuzione di una istruzione (**caricamento** registro **indirizzi**, **fetch**, **decodifica**, **esecuzione**)
- **gerarchie di memorie** di **costo** e **velocità crescenti** (memorie **cache**)
- **processori dedicati** ad es. **canali di ingresso/uscita** per il trasferimento di grandi quantità di dati tra **memoria di massa** e **memoria** centrale;
- **architettture multi-processore** (ad esempio nei **supercalcolatori**) con **memorie distribuite** o condivise e con vari **schemi di interconnessione** (es: **Macchine SIMD** e **MIMD**, transputer, n-cube, etc.)